

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-135225

(43)Date of publication of application : 20.05.1997

(51)Int.Cl.

H04J 3/00

H04B 7/24

H04B 7/26

(21)Application number : 07-311705

(71)Applicant : NIPPON TELEGR & TELEPH CORP  
<NTT>

(22)Date of filing : 07.11.1995

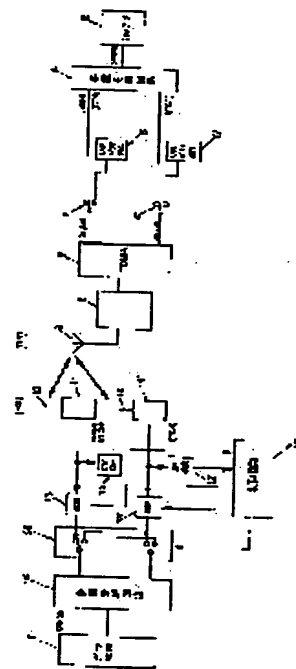
(72)Inventor : ICHIKAWA TAKAAKI  
ARAKI KOJIRO

## (54) DIGITAL RADIO COMMUNICATION EQUIPMENT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To avoid inconvenience of data interruption during communication by allowing a receiver side to discriminate the sequence of serial parallel conversion at a transmitter side and a start position of reception data of plural lines.

**SOLUTION:** A data output of a mobile station transmitter-receiver 11 is given to a unique word detection circuit 12 to detect the sequence of patterns outputted from a unique word pattern generator 5 or a unique word pattern generator 5' at the transmitter side and a pattern bit start position at a high speed. A data output of a mobile station transmitter-receiver 11' is given to a delay circuit 13 to arrange unique word detection positions for plural lines, the arranged words are given to a changeover circuit 26. The changeover circuit 26 selects reception data of the transmitter-receiver 11 or reception data of the transmitter-receiver 11' so that the input sequence of a control means demultiplexer circuit 14 so that is sequence of data signals of a transmission 1 system in 32kb/s and a transmission 2 system in 32kb/s, and a multiplexer/ demultiplexer circuit 14 are used for the reception data to restore data in 64kb/s in the order of parallel serial conversion at the transmitter side.



## LEGAL STATUS

[Date of request for examination] 28.10.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3166029

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-135225

(43) 公開日 平成9年(1997)5月20日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 J	3/00		H 0 4 J 3/00	H
H 0 4 B	7/24		H 0 4 B 7/24	G
	7/26		7/26	P

審査請求 未請求 請求項の数 2 F D (全 8 頁)

(21) 出願番号 特願平7-311705

(22) 出願日 平成7年(1995)11月7日

(71) 出願人 000004226

日本電信電話株式会社  
東京都新宿区西新宿三丁目19番2号

(72) 発明者 市川 敬章

東京都千代田区内幸町一丁目1番6号 日  
本電信電話株式会社内

(72) 発明者 荒木 浩二郎

東京都千代田区内幸町一丁目1番6号 日  
本電信電話株式会社内

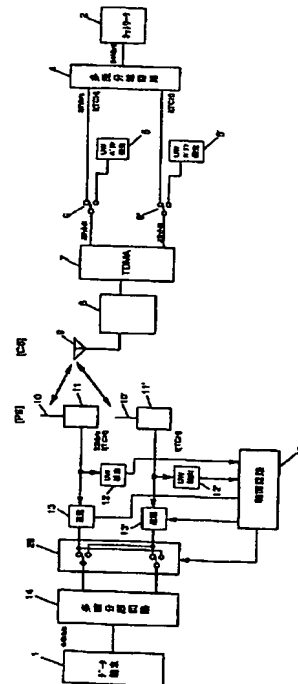
(74) 代理人 弁理士 山本 恵一

(54) 【発明の名称】 デジタル無線通信装置

## (57) 【要約】

【課題】 送信側でシリアルパラレル変換した順番及び複数回線の受信データの開始位置を、受信側で高速で判定でき通信中にデータ伝送の切断のないデジタル無線通信装置を提供する。

【解決手段】 送信側に、入力信号をN分の1の伝送速度信号のN回線に分岐する1対のNのシリアルパラレル変換回路と、N分岐出力にユニークワードを付加する手段とを備えており、受信側に、ユニークワードのパタン及び遅延時間を検出して受信回線が送信側で分岐した何番目の回線を受信しているかを判定し遅延時間を調整した後に多重変換入力信号の入力を順番に並べてパラレルシリアル変換して送信側の信号を再生する手段を備えている。



## 【特許請求の範囲】

【請求項1】 移動局と無線基地局との間の無線通信において移動局のデータ伝送速度に応じて複数の無線回線の割り当てを同時に行なうことによって、無線回線のデータ伝送速度の複数倍のデータ伝送速度のアクセスを行なう無線アクセス方式を用いたデジタル無線通信装置であって、

マイクロセルに設置した無線基地局（CS）と無線基地局が通信できるマイクロセル内の少なくとも1つの移動局（PS）とから構成されており、

無線基地局は、網から移動局へ伝送する下り伝送データ信号をシリアルパラレル変換して複数の伝送データ速度に分離し複数の無線回線の無線回線に伝送し、移動局で分離して伝送された複数の上り伝送データ信号をパラレルシリアル変換して網の信号速度にインタフェースする多重分離回路を備えており、

無線基地局は、さらに、ユニークワードパタンを発生する手段と、全ての伝送データ信号ビット又は伝送データ信号ビットのうち任意のビットをユニークワードパタンで置き換えるスイッチ回路と、無線変調信号として時分割で多重分離するTDMA回路と、伝送データ信号を変復調し無線信号に変換して送信する送受信回路及びアンテナとを備えており、

移動局は、複数の無線回線の受信を行なうアンテナと送受信回路と、複数無線回線の受信データ信号から送信側で挿入されたユニークワードパタンを検出する手段と、複数系列の入力データ信号を切り換えて出力するスイッチ回路と、複数のデータ信号を順次選択して端末のデータ速度にパラレルシリアル変換する多重分離回路と、複数の受信データ信号を遅延させてユニークワードのビット位置を合わせる遅延回路と、ユニークワード検出パルス種別により前記スイッチ回路の選択を制御する制御回路とを備えており、

複数回線の無線基地局でデータ信号列中に挿入されたユニークワードを判別することにより、無線基地局側の多重分離回路の複数出力の何番目であるかを判定し、複数の受信データ信号を遅延させてユニークワードのビット位置を合わせて複数の無線伝送路とTDMAの多重化遅延時間により発生する送受遅延時間とを揃え、複数受信データ信号を無線基地局側の多重分離回路で分岐された順番に並び替え、移動局側の多重分離回路によりパラレルシリアル変換することにより元のデータ信号列に多重変換することを特徴とするデジタル無線通信装置。

【請求項2】 移動局は、さらに、ユニークワードパタンを発生する手段と、全ての伝送データ信号ビット又は伝送データ信号ビットのうち任意のビットをユニークワードパタンで置き換えるスイッチ回路と、無線変調信号として時分割で多重分離するTDMA回路と、伝送データ信号を変復調し無線信号に変換して送信する送受信回路及びアンテナとを備えており、

無線基地局は、さらに、複数の無線回線の受信を行なうアンテナと送受信回路と、複数無線回線の受信データ信号から送信側で挿入されたユニークワードパタンを検出する手段と、複数系列の入力データ信号を切り換えて出力するスイッチ回路と、複数のデータ信号を順次選択して端末のデータ速度にパラレルシリアル変換する多重分離回路と、複数の受信データ信号を遅延させてユニークワードのビット位置を合わせる遅延回路と、ユニークワード検出パルス種別により前記スイッチ回路の選択を制御する制御回路とを備えており、

複数回線の移動局でデータ信号列中に挿入されたユニークワードを判別することにより、移動局側の多重分離回路の複数出力の何番目であるかを判定し、複数の受信データ信号を遅延させてユニークワードのビット位置を合わせて複数の無線伝送路とTDMAの多重化遅延時間により発生する送受遅延時間とを揃え、複数受信データ信号を移動局側の多重分離回路で分岐された順番に並び替え、無線基地局側の多重分離回路によりパラレルシリアル変換することにより元のデータ信号列に多重変換することを特徴とする請求項1に記載のデジタル無線通信装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、同一周波数の無線回線を複数のタイムスロットに分割して無線基地局と複数の移動端末とを接続する無線アクセス方式に関し、特に複数の無線回線を同時に接続し無線基地局と移動端末との間で複数のバーストを使用して移動端末に割り当てられた基本伝送速度のN倍（Nは2以上の整数）の伝送速度を有する移動可能なデータ端末との無線アクセスを可能とする無線通信装置に関するものである。

## 【0002】

【従来の技術】図3は、複数のバーストを同時に使用して無線伝送データ信号のN倍のデータ端末の無線アクセスを行なう従来のデジタル無線通信装置の構成を示すブロック図である。本構成は、1無線周波数当り4タイムスロットの時分割多重を行い、移動端末を公衆回線網へアクセスするPHS（パーソナルハンディホンシステム）の無線通信装置の一例を示す。32kb/sのデータ伝送路2回線を使用して64kb/sのデータ端末1を公衆網（ネットワーク）2に無線伝送路を用いてアクセスする構成である。

【0003】公衆網2からデータ端末1に伝送する64kb/sデータ信号は、多重分離回路4に入力されて32kb/sの2系列に分離される。TDMA回路7は、32kb/sの3系列の情報データ信号と制御用スロットとを送受8スロットのタイムスロットを使用して時分割で多重する。2系列の32kb/sデータ信号は、2タイムスロットに割り当てられスロット番号i及びスロット番号jに順番に割り当てられる。

【0004】図3において、さらに、8は基地局送受信装置、9は基地局のアンテナ、10及び10'は移動局のアンテナ、11及び11'は移動局送受信装置を示している。各移動局無線装置は、32kb/sのデータ伝送を行う。移動局送受信装置11のデータ出力は、多重分離回路14に入力され、スロット番号i及びスロット番号jの順番でパラレルシリアル変換されて64kb/sのデータに戻されてデータ端末1に入力される。

【0005】図4はPHSの通信用のスロット構成を示す図であり、5msのフレームに送信4タイムスロットと受信4タイムスロットとを構成している。1タイムスロットを通信用スロットとして使用する場合には、情報ビットとして160ビットを送送するため32kb/sの情報データ信号を送送することができる。従って、2タイムスロットを同時に使用すれば64kb/sにデータ伝送が可能となる。

【0006】図5は従来構成の信号変換を示す説明図であり、入力の64kb/sデータ信号をシリアルパラレル変換して2系列の32kb/sデータ信号とし、伝送データ信号を160ビット毎にTDMA回路に入力し2タイムスロットを使って送信する。図5では、タイムスロット番号1及びタイムスロット番号2の2タイムスロットに順番に割り当てられた一例を示す。受信側では2タイムスロットを受信し送信された順番にパラレルシリアル変換して送信された64kb/sデータ信号に戻す。従来のパラレルシリアル変換によるデータの復元では、スロット順が送信側と異なる場合にはデータの順番が入れ替わり誤りとなる。このため、伝送データに誤り訂正符号を用いて受信側で誤り検出し、誤りが発生した場合にはデータの多重化される順番を入れ替える方法が行われている。

【0007】

【発明が解決しようとする課題】TDMA方式では、複数の移動局を同一の無線装置に時分割でアクセスする。シリアルパラレル変換後の複数伝送データ信号を複数回線の各スロットへ順番に割り当て、受信側でパラレルシリアル変換する際に送信側でどのタイムスロットから送信したかは、TDMAのスロット番号により判別してこの順番でパラレルシリアル変換する。

【0008】無線周波数は、他の無線基地局及び移動局からの干渉の影響を受けないように配置されるため一旦割り当てられた周波数及びタイムスロットであっても他の無線局からの干渉があればチャネル切替を行いタイムスロットの順番が変更される。受信側においてスロット番号の順番でパラレルシリアル変換するため、送信側では複数回線へのデータ伝送の割り当てを切替えてスロットの順番に並び替えて伝送することが必要である。

【0009】また、複数データを受信側でパラレルシリアル変換して送信されたデータ信号列に戻すためには、複数の伝送データの送受遅延時間が一致しなければなら

ない。受信データ信号の遅延時間としては、伝送遅延時間の他にTDMAの多重化のためのバッファメモリへの蓄積のための遅延時間があり、複数回線で遅延時間を揃えるためにはTDMAの多重開始位置を複数系列で揃える必要がある。

【0010】従って、本発明の目的は、入力データ信号をN分岐してN回線で伝送する無線伝送方式において、送信側でシリアルパラレル変換した順番及び複数回線の受信データの開始位置を、受信側で高速で判定でき通信中にデータ伝送の切断のないデジタル無線通信装置を提供することにある。

【0011】

【課題を解決するための手段】本発明によれば、トレーニング信号としてユニークワードパターンを送信し受信側でパターン及び遅延時間を検出することによって上述の目的を達成している。即ち、本発明のデジタル無線通信装置は、送信側に、入力信号をN分の1の伝送速度信号のN回線に分岐する1対のNのシリアルパラレル変換回路と、N分岐出力にユニークワードを付加する手段とを備えており、受信側に、ユニークワードのパターン及び遅延時間を検出して受信回線が送信側で分岐した何番目の回線を受信しているかを判定し遅延時間を調整した後に多重変換入力信号の入力を順番に並べてパラレルシリアル変換して送信側の信号を再生する手段を備えている。

【0012】N回線に分岐した信号に付加されたユニークワードのパターンをN回線で違えて伝送し受信側でユニークワードのパターンを検出することにより送信側のシリアルパラレルN分岐出力の番号を判定し、ユニークワード検出タイミングから複数回線の伝送遅延及びTDMA多重化遅延時間を検出し受信データの遅延時間を調整して受信データ信号を入力順に並べて多重分岐回路へ入力しパラレルシリアル変換して回線の順番を判定している。このため、送信側でシリアルパラレル変換した順番及び複数回線の受信データの開始位置を受信側で高速で判定できる。また、回線設定時のみトレーニング信号としてユニークワードパターンを送信して調整し通信中はデータ伝送を行う。このため、データ伝送速度が低下しない。

【0013】

【発明の実施の形態】図1は、本発明のデジタル無線通信装置の一実施形態の一部を示すブロック図である。

【0014】同図において、1はデータ端末、2は公衆網（ネットワーク）、4は多重分離回路、5及び5'はユニークワードパターン発生回路、6及び6'はスイッチ、7はTDMA回路、8は基地局送受信回路、9は基地局アンテナ、10及び10'は移動局アンテナ、11及び11'は移動局送受信装置、12及び12'はユニークワード検出回路、13及び13'は遅延回路、14は多重分離回路、25は制御回路、26は切替回路をそれぞれ示している。

【0015】本構成は、1無線周波数当り4タイムスロットの時分割多重を行い、移動端末を公衆回線網へアクセスするPHS（パーソナルハンディホンシステム）の無線通信装置の場合である。32kb/sのデータ伝送路2回線を使用して、64kb/sのデータ端末1を公衆網2に無線伝送路を用いてアクセスする構成である。

【0016】公衆網2からデータ端末1に伝送する64kb/sデータ信号は、多重分離回路4に入力され32kb/sの2系列のデータ信号にシリアルパラレル変換される。ユニークワードパタン発生回路5及び5'は、無線回線毎に異なったパタンを発生する。分岐出力の一方は、スイッチ6により送信データの一部又は全てのビットが置き換えられ、TDMA回路7の一方の入力に入力される。また、分岐出力の他方は、スイッチ6'によりスイッチ6と同一のタイミングで送信データの一部又は全部のビットが置き換えられ、TDMA回路7の他方の入力に入力される。

【0017】TDMA回路7は、2系列の32kb/sのデータ信号をスロット番号i及びスロット番号jのタイムスロットに割り当てる。これによって得られた変調データ信号は、基地局送受信回路8に入力されアンテナ9から無線信号として送信される。

【0018】各移動局送受信装置は32kb/sのデータ伝送を行っている。移動局送受信装置11のデータ出力は、ユニークワード検出回路12に入力し送信側のユニークワードパタン発生器5又はユニークワードパタン発生器5'のパタン及びパタンビット位置を検出する。また、移動局送受信装置11'のデータ出力は、遅延回路13に入力し複数回線でユニークワード検出位置を揃えて切替回路26に入力される。切替回路26は、多重分離回路14の入力の順番が送信1系の32kb/sと送信2系の32kb/sのデータ信号の順番になるように送受信装置11の受信データ及び送受信装置11'の受信データを切替えて出力し、多重分離回路14により送信側でパラレルシリアル変換して出力した順番で64kb/sのデータに戻すことができる。

【0019】以上述べた図1の構成及び動作の説明は、基地局送信及び移動局受信の下り回線についてのみであるが、移動局送信及び基地局受信の上り回線に関しても、基地局及び移動局にそれぞれ同様の構成が設けられており同様の動作が行われることはいうまでもない。

【0020】図2は、本実施形態の信号変換を示す説明図である。同図からも明らかなように、送信側では入力の64kb/sのデータ信号をシリアルパラレル変換して2系列の32kb/sのデータ信号とし、複数回線で異なるユニークワードが付加されTDMA回路に入力され2タイムスロットを使って送信される。図2では、タイムスロット番号2及びタイムスロット番号3の2タイ

ムスロットにユニークワードが順番に割り当てられた例を示す。受信側では、2タイムスロットを受信して受信データ列から検出したユニークワードのパタンにより伝送路が1系か2系かを判定し、複数回線受信データを遅延回路13及び13'に入力してユニークワードのビット位置が揃うように出力し、順番にパラレルシリアル変換して送信された64kb/sのデータ信号に戻す。

【0021】以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することができる。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。

【0022】

【発明の効果】以上詳細に説明したように本発明では、伝送データ速度が無線回線の伝送速度より高速であるため伝送データ速度をシリアルパラレル変換してN回線を使用してデータ転送する方式において、送信側でユニークワードをトレーニング信号として送信し受信側で受信データ列からユニークワードのパタンを検出し、送信側の多重分離回路の第i番目であることを受信側で高速に判定し無線伝送路で異なる送受遅延時間を揃えてパラレルシリアル変換器に入力して送信側の入力データ信号を再生している。このため、送信側でシリアルパラレル変換した順番及び複数回線の受信データの開始位置を、受信側で高速で判定でき通信中にデータ伝送が切断されてしまう不都合を防止できる。

【図面の簡単な説明】

【図1】本発明の一実施形態の構成を示すブロック図である。

【図2】本発明の信号変換動作を説明する図である。

【図3】従来技術の構成を示すブロック図である。

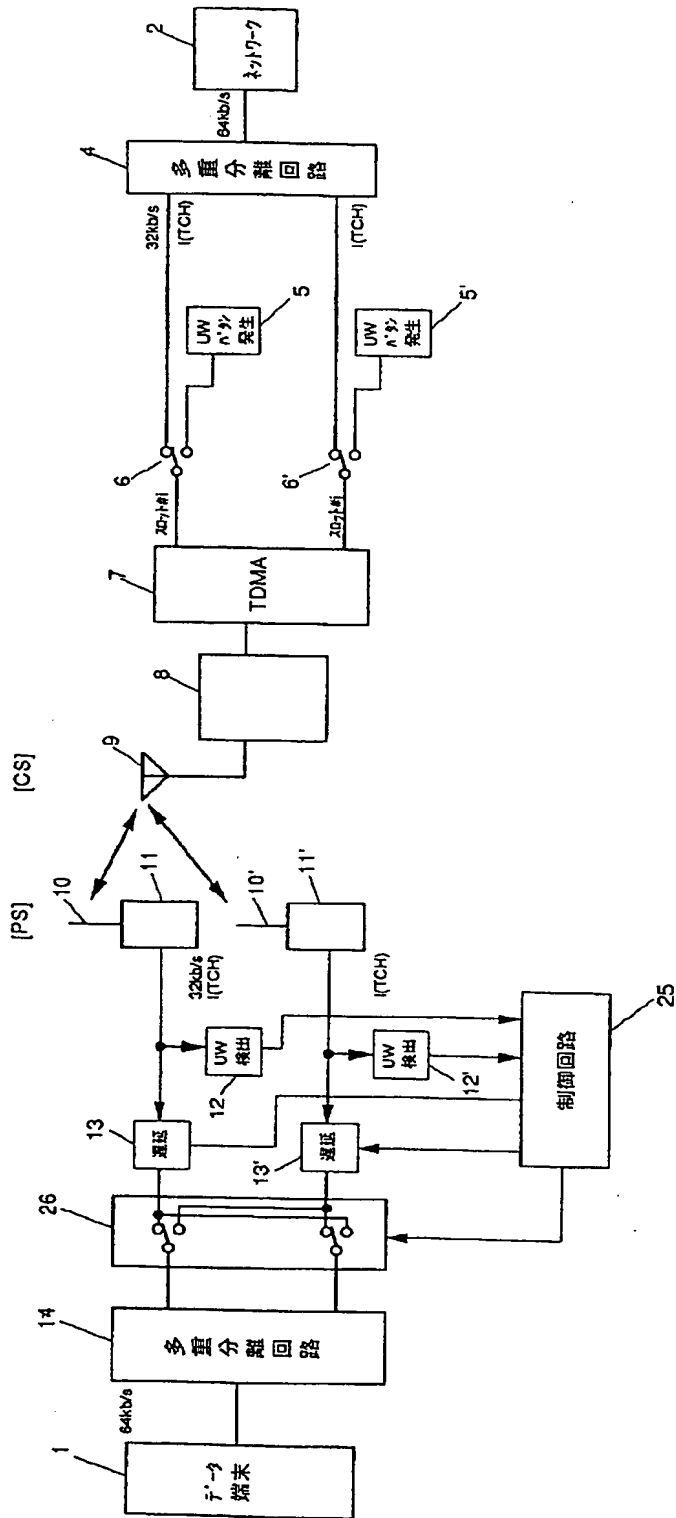
【図4】TDMA通信用スロットを説明する図である。

【図5】従来構成の信号変換動作を説明する図である。

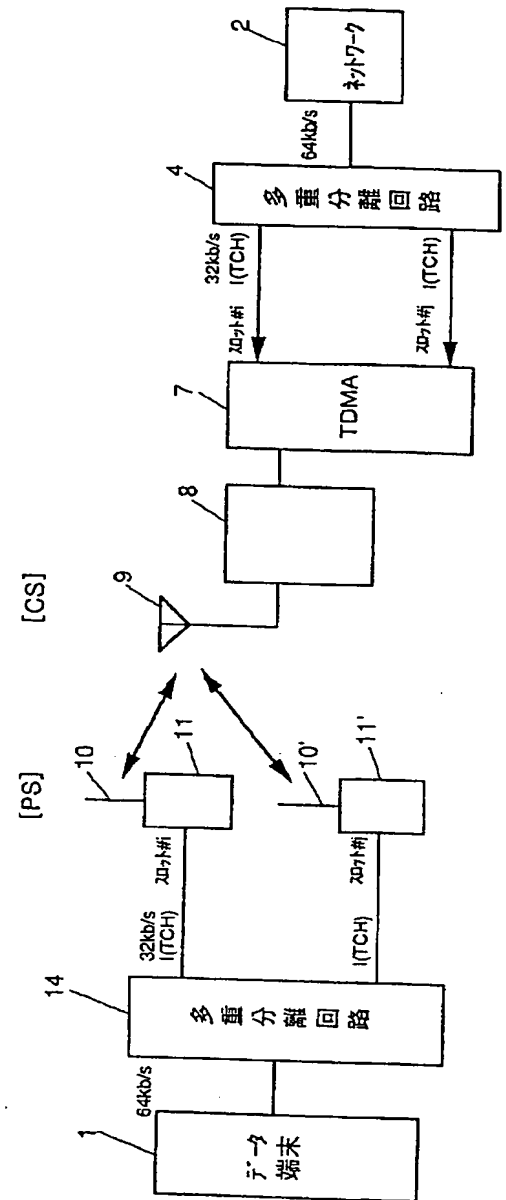
【符号の説明】

- 1 データ端末
- 2 公衆網
- 4 多重分離回路
- 5、5' ユニークワードパタン発生回路
- 6、6' スイッチ
- 7 TDMA回路
- 8 基地局送受信装置
- 9、10、10' アンテナ
- 11、11' 移動局送受信装置
- 12、12' ユニークワードパタン検出器
- 13、13' ビット分離回路
- 14 多重分離回路
- 25 制御回路
- 26 切替回路

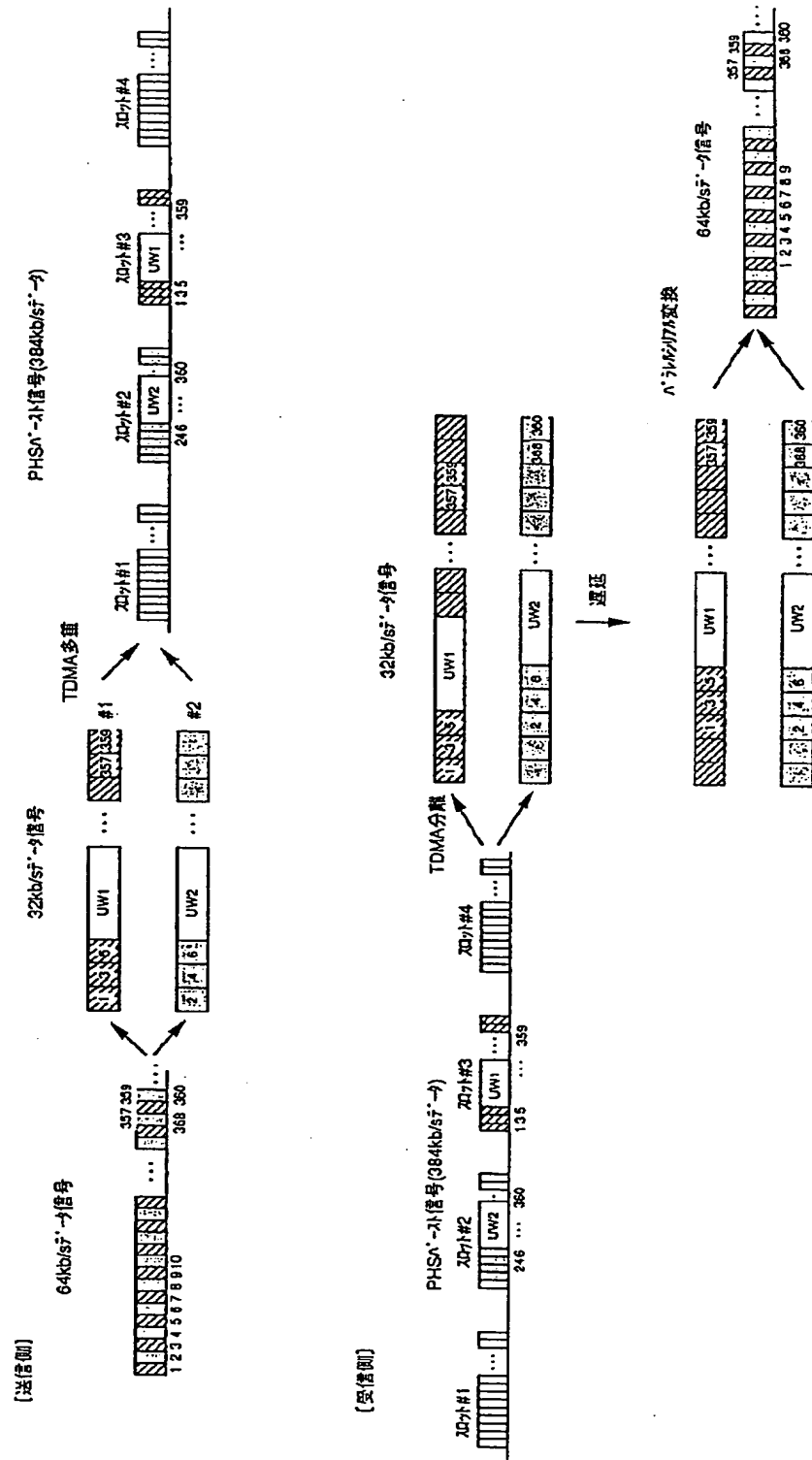
【図1】



【図3】



【図2】



【図4】

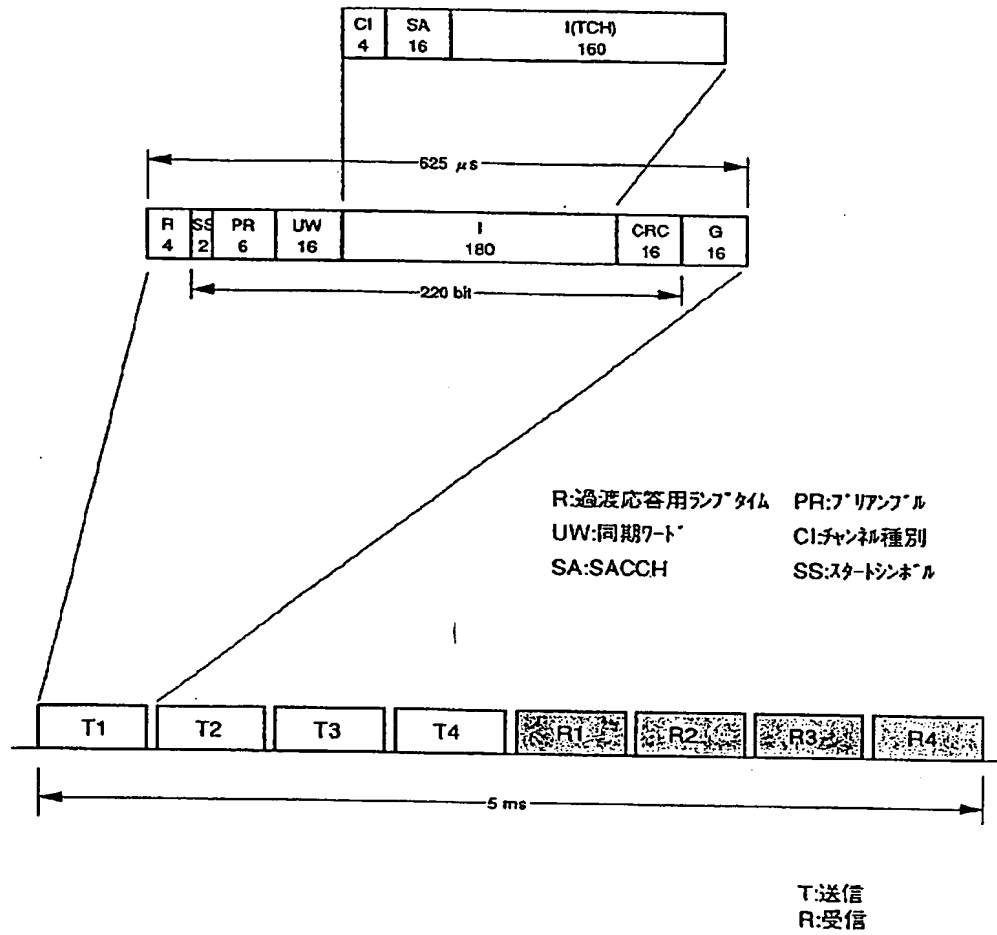




Figure 1 is a schematic diagram of a TDMA system, divided into two main sections: [送信側] (Transmitter Side) at the top and [受信側] (Receiver Side) at the bottom.

**[送信側] (Transmitter Side):**

- At the top, a long horizontal bar represents the **PHS信号 (384kb/s)**. It is divided into segments labeled **20ビット #1**, **20ビット #2**, **20ビット #3**, and **20ビット #4**. Below this bar, a sequence of numbers (1, 2, 3, 4, 5, 6, 7, 8, 9, 10) is shown, with arrows pointing to the corresponding segments of the PHS signal.
- Below the PHS signal, a **32kb/s** signal is shown, consisting of a sequence of numbers (1, 2, 3, 4, 5, 6, 7, 8, 9, 10) and a shaded area labeled **357 359**.
- At the bottom, a **64kb/s** signal is shown, consisting of a sequence of numbers (1, 2, 3, 4, 5, 6, 7, 8, 9, 10) and a shaded area labeled **357 359**.
- Arrows indicate the flow of data from the 64kb/s signal to the 32kb/s signal, and then from the 32kb/s signal to the PHS signal.

**[受信側] (Receiver Side):**

- At the top, a long horizontal bar represents the **PHS信号 (384kb/s)**. It is divided into segments labeled **20ビット #1**, **20ビット #2**, **20ビット #3**, and **20ビット #4**. Below this bar, a sequence of numbers (1, 2, 3, 4, 5, 6, 7, 8, 9, 10) is shown, with arrows pointing to the corresponding segments of the PHS signal.
- Below the PHS signal, a **32kb/s** signal is shown, consisting of a sequence of numbers (1, 2, 3, 4, 5, 6, 7, 8, 9, 10) and a shaded area labeled **357 359**.
- At the bottom, a **64kb/s** signal is shown, consisting of a sequence of numbers (1, 2, 3, 4, 5, 6, 7, 8, 9, 10) and a shaded area labeled **357 359**.
- Arrows indicate the flow of data from the PHS signal to the 32kb/s signal, and then from the 32kb/s signal to the 64kb/s signal.